



IFW

BOX ISSUE FEE
25611-000071/US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: Ye-Chung Chung et al. Conf. No.: 4043
Filing Date: July 18, 2003 Examiner: Cathy Fong Fong Lam
Application No.: 10/621,376 Group Art Unit: 1775
Title: FILM CARRIER TAPE FOR SEMICONDUCTOR PACKAGE AND
MANUFACTURING METHOD THEREOF

PRIORITY LETTER - RESUBMISSION

Customer Service Window
Randolph Building
401 Dulany Street
Alexandria, VA 22314
Mail Stop Issue Fee

June 7, 2005

Dear Sirs:

Applicants resubmit herewith the following three (3) certified Korean priority documents for the above-identified application. Applicants previously filed these priority documents on August 7, 2003, as evidenced by the attached stamped return postcard.

<u>Application No.</u>	<u>Date Filed</u>	<u>Country</u>
10-2003-0028980	May 7, 2003	Republic of Korea
10-2003-0031400	May 17, 2003	Republic of Korea
10-2002-0043541	July 24, 2002	Republic of Korea

Applicants hereby request that these documents be entered into the file and the claim for priority under 35 U.S.C. 119 be made.

Respectfully submitted,

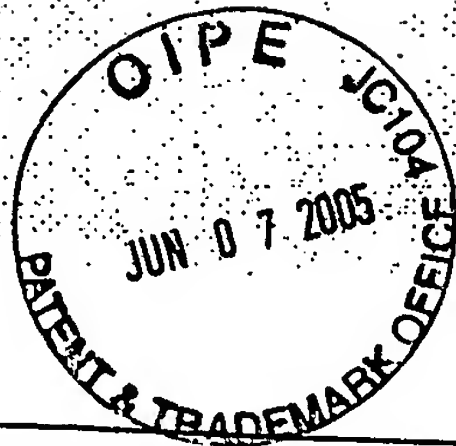
HARNESS, DICKY, & PIERCE, P.L.C.

By

John A. Castellano, Reg. No. 35.094
P.O. Box 8910
Reston, Virginia 20195
(703) 668-8000

JAC/GPB:lmg

Enclosures: Three (3) Certified Korean Priority Documents



Applicant: YE-CHUNG CHUNG et al.	Case No.: 25611-000071/US
Serial No.: UNKNOWN	Filing Date: July 18, 2003
Title: FILM CARRIER TAPE FOR SEMICONDUCTOR PACKAGE AND MANUFACTURING METHOD THEREOF	
Please acknowledge receipt of: Transmittal Priority Letter - Claim (3 Certified copies)	
By stamping and returning to Harness, Dickey & Pierce, P.L.C.	
Due: 8/7/2003	Attorney: Gregory P. Brummett
USPTO Date Stamp FILED: 8/7/2003	



5

Ye-Chung CHUNG et al.

25611-000071/US

10/621,376

filed 7/18/03

HDP (103)668-8000



This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0028980
Application Number

출원년월일 : 2003년 05월 07일
Date of Application MAY 07, 2003

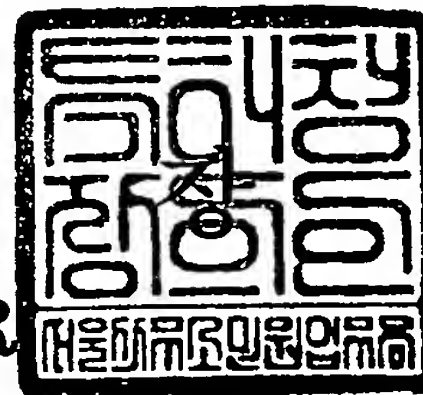
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2005 년 05 월 02 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.05.07
【국제특허분류】	H01B 1/22
【발명의 명칭】	보강 필름을 구비한 반도체 패키지용 필름 및 그 제조 방법
【발명의 영문명칭】	Film for a semiconductor package including the reinforcement film and the manufacturing method
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	윤동열
【대리인코드】	9-1998-000307-3
【포괄위임등록번호】	1999-005918-7
【대리인】	
【성명】	이선희
【대리인코드】	9-1998-000434-4
【포괄위임등록번호】	1999-025833-2
【대리인】	
【성명】	박종한
【대리인코드】	9-2003-000119-5
【포괄위임등록번호】	2003-028441-0
【발명자】	
【성명의 국문표기】	이시훈
【성명의 영문표기】	LEE, Si Hoon
【주민등록번호】	720105-1067821

【우편번호】 336-711
【주소】 충청남도 아산시 배방면 삼성반도체온양사업장 우정동 506호
【국적】 KR
【발명자】
【성명의 국문표기】 정예정
【성명의 영문표기】 CHUNG, Ye Chung
【주민등록번호】 710206-2646219
【우편번호】 442-740
【주소】 경기도 수원시 팔달구 영통동 황골주공아파트 152동 1903호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
윤동열 (인) 대리인
이선희 (인) 대리인
박종한 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 4 면 4,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 13 항 525,000 원
【합계】 558,000 원
【첨부서류】 1. 위임장[1999년 1월 21일 포괄위임등록, 2003년 4월 26일 복대리인 선임]_1통

【요약서】

【요약】

본 발명은 반도체 패키지(semiconductor package)용 필름(film)에 관한 것으로, 회로 배선이 형성되는 주 영역(main area) 및 그 주 영역의 폭 방향 양측에 위치하며 다수의 제 1 스프라켓 홀(the 1st sprocket hole)들이 형성되는 가장자리 영역(marginal area)을 구비한 베이스 필름(base film)과, 베이스 필름의 가장자리 영역에 회로 배선과 상이한 물질로 형성된 보강 필름(reinforcement film)을 포함하는 것을 특징으로 한다. 이러한 본 발명에 따른 보강 필름을 구비한 반도체 패키지용 필름의 구조 및 그 제조 방법에 의하면, 가장자리 영역에 대해 종래의 보강 금속 패턴(reinforcement metal pattern) 대신 합성 수지 계열의 보강 필름을 부착하도록 구성함으로써, 인장력 보강 효과를 더욱 향상시킬 수 있을 뿐만 아니라, 필름 제조 과정에서 버려지는 베이스 필름의 손실을 방지하고 나아가 반도체 패키지용 필름의 제조 수율을 향상시킬 수 있는 등의 효과를 얻을 수 있다.

【대표도】

도 4

【색인어】

반도체 패키지, 베이스 필름, 보강 필름, 스프라켓 홀, 보강 금속 패턴

【명세서】

【발명의 명칭】

보강 필름을 구비한 반도체 패키지용 필름 및 그 제조 방법{Film for a semiconductor package including the reinforcement film and the manufacturing method}

【도면의 간단한 설명】

- <1> 도 1은 일반적인 반도체 패키지(semiconductor package)용 필름(film)의 구조를 보여 주는 사시도,
- <2> 도 2는 일반적인 반도체 패키지용 필름의 제조 단계에서의 모습을 보여 주는 사시도,
- <3> 도 3은 일반적인 반도체 패키지용 필름에 대해 힘을 가했을 때의 시뮬레이션(simulation) 결과를 보여 주는 도,
- <4> 도 4는 본 발명의 일례에 따른 보강 필름(reinforcement film)을 구비한 반도체 패키지용 필름의 구조를 보여 주는 사시도,
- <5> 도 5는 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법을 보여 주는 순서도,
- <6> 도 6은 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법 중 베이스 필름(base film)에 원 필름(raw film)을 부착하는 단계를 보여 주는 사시도,

<7> 도 7은 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법 중 원 필름이 부착된 베이스 필름에 제 1 스프라켓 홀(the 1st sprocket hole) 및 제 2 스프라켓 홀들을 형성하는 단계를 보여주는 사시도,

<8> 도 8은 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법 중 원 필름을 절단하는 단계를 보여 주는 사시도,

<9> 도 9는 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법 중 원 필름으로부터 제거 영역을 분리 제거하는 단계를 보여 주는 사시도, 및

<10> 도 10은 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름에 대해 힘을 가했을 때의 시뮬레이션 결과를 보여 주는 도이다.

<11> <도면의 주요 부분에 대한 부호의 설명>

<12> 10, 15, 20, 25 : 반도체 패키지용 필름

<13> 100, 105, 200, 205 : 베이스 필름

<14> 110, 115, 210, 215 : 주 영역(main area)

<15> 120, 125, 220, 225 : 가장자리 영역(marginal area)

<16> 130 : 보조 필름(supplementary film)

<17> 152 : 보강 금속 패턴(reinforcement metal pattern)

<18> 240 : 원 필름

243, 245 : 보강 필름

<19> 246 : 제거 영역

150, 250 : 금속층

- <20> 154, 254, 255 : 회로 배선 112, 212, 214 : 소자 홀(device hole)
- <21> 122, 132 : 스프라켓 홀 222, 223 : 제 1 스프라켓 홀
- <22> 232 : 제 2 스프라켓 홀 160 : 공정용 스프라켓 홀

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<23> 본 발명은 반도체 패키지(semiconductor package)용 필름(film)에 관한 것으로, 상세하게는 스프라켓 홀(sprocket hole)이 형성되는 가장자리 영역(marginal area)에 부착함으로써 필름의 인장력을 증가시킬 수 있는 보강 필름(reinforcement film)을 구비한 반도체 패키지용 필름 및 그 제조 방법에 관한 것이다.

<24> 최근의 전자 기기들은 전자 기술의 발달에 힘입어 점차 소형 경량화 및 고성능화 되어가고 있으며, 그에 사용되는 반도체 패키지 또한 그와 같은 양상을 보이고 있다. 그러한 반도체 패키지의 하나로서 티씨피(TCP; tape carrier package) 또는 씨오에프 패키지(COF package; chip on film package) 등을 들 수 있는데, 이들은 리드 프레임(lead frame)이나 피씨비 기판(PCB board) 대신 반도체 패키지용 필름을 사용하여 제조되며, LCD 모듈(LCD module)에 사용되는 디스플레이 구동용 IC(display driver IC) 등에 많이 적용되고 있다.

<25> 이처럼 최근 그 쓰임이 증가한 반도체 패키지용 필름들은 이를 사용하여 제조되는 반도체 패키지들의 수요 및 범위가 확대 증가됨에 따라 그에 대응하여 다양

하게 개발되고 있다.

<26> 이하, 도면을 참조하여 일반적인 반도체 패키지의 필름에 대해 설명한다.

<27> 도 1은 일반적인 반도체 패키지의 구조를 보여 주는 사시도이다.

<28> 도 1에서 나타낸 바와 같이, 일반적인 반도체 패키지용 필름(10)은 반도체 소자의 실장에 사용될 주 영역(main area; 110) 및 그 주 영역(110)의 폭 방향 양 측에 위치하며 다수의 스프라켓 홀(122)이 형성되는 가장자리 영역(120)을 구비한 베이스 필름(base film; 100)과, 베이스 필름(100)의 일면측 주 영역(110)에 형성된 회로 배선(154)과, 회로 배선(154)의 형성면과 동일한 면의 가장자리 영역(120)에 형성된 보강 금속 패턴(reinforcement metal pattern; 152)을 포함하는 구조로 되어 있다.

<29> 베이스 필름(100)은 그 재질로서 주로 폴리이미드(polyimide; 이하 'PI'라 함)와 같은 합성 수지 재질이 사용되며, 그 두께는 약 $38\mu\text{m}$ 정도이다.

<30> 회로 배선(154)과 보강 금속 패턴(152)은 구리(copper; Cu)와 같이 전기 전도도가 높은 도체를 주로 사용하여 약 $8\mu\text{m}$ 정도의 두께로 형성되는데, 베이스 필름(100)의 주 영역(110)과 가장자리 영역(120)에 걸쳐 형성된 금속층에 대하여 식각, 패터닝(patterning) 등의 과정을 수행함으로써 형성된다.

<31> 이러한 일반적인 반도체 패키지용 필름은 생산성 및 작업 효율 등을 고려하여, 소정의 폭을 갖는 하나의 베이스 필름 상에 여러 조를 형성하는 방법으로 그 제조가 이루어진다.

<32> 도 2는 일반적인 반도체 패키지용 필름의 제조 단계에서의 모습을 보여 주는 사시도이다.

<33> 도 2에서 나타낸 종래의 반도체 패키지용 필름(15)은 그 1조의 폭(A)이 35mm로서, 105mm의 폭(B)을 갖는 베이스 필름(105) 상에 2조가 가공된다. 반도체 패키지용 필름(15)과 베이스 필름(105) 각각의 폭(A, B) 만을 고려한다면, 105mm의 베이스 필름(105) 상에는 3조의 반도체 패키지용 필름(15)을 가공할 수 있어야 하지만, 주 영역(115)과 가장자리 영역(125)을 포함한 폭(A) 전체에 대하여 균일한 금속층(150)을 형성해야 하는 반도체 패키지용 필름(15)의 구조적 특성상, 반도체 패키지용 필름(15)은 공정용 스프라켓 홀(160)로부터 일정 간격만큼 이격된 베이스 필름(105)의 내측 부분에 2조만을 가공할 수 있었다. 즉, 베이스 필름(105)의 폭 방향 양 가장자리 부분에서는 액상(液狀)의 포토 레지스트(photo resist)가 공정용 스프라켓 홀(160)들을 통해 흘러내리는 등 균일한 금속층(150)의 형성이 곤란하였으므로, 반도체 패키지용 필름(15)은 공정용 스프라켓 홀(160)이 형성된 베이스 필름(105)의 폭 방향 양측 가장자리들로부터 일정 간격만큼 이격된 내측 부분에 가공될 수 밖에 없었다.

<34> 바꾸어 말해서, 반도체 패키지용 필름(15)을 제작하기 위해서는 실제 제조하고자 하는 반도체 패키지용 필름(15)의 폭(A)에 공정용 스프라켓 홀(160) 형성 영역 등 공정에 필요한 영역까지 고려한 크기의 폭(B)을 갖는 베이스 필름(105)이 필요하였다. 예를 들어, 폭이 35mm인 반도체 패키지용 필름을 2조 가공하고자 할 때에는 앞서 기술한 바와 같은 105mm의 베이스 필름이, 1조만 가공하더라도 48mm의

베이스 필름이 필요하였다.

<35> 여기서, 베이스 필름(105)은 그 일면에 회로 배선 및 보강 금속 패턴 등으로 가공될 금속층(150)이 형성되고, 타면에는 공정 진행 시 베이스 필름(105)을 지지하기 위한 보조 필름(supplementary film; 130)이 부착된다.

<36> 보조 필름(130)은 그 재질로서 주로 폴리에틸렌 테레프탈레이트 (polyethylene terephthalate; 이하 'PET라 함)와 같은 합성 수지 재질이 사용되고, 그 두께는 약 $50\mu\text{m}$ 정도로 형성되며, 반도체 패키지용 필름(15)의 제조에 필요한 각 과정이 완료되면 베이스 필름(105)의 타면으로부터 제거된다.

<37> 베이스 필름(105) 상에 형성된 금속층(150)의 표면에는 일반적으로 산화 방지 등의 목적을 위해 솔더 레지스트층(solder resist)이 약 $12\mu\text{m}$ 정도의 두께로 형성된다.

<38> 도 3은 일반적인 반도체 패키지용 필름에 대해 힘을 가했을 때의 시뮬레이션 (simulation) 결과를 보여 주는 도이다.

<39> 도 3에서 나타낸 바와 같이, 종래의 반도체 패키지용 필름에 대해 힘이 가해졌을 때의 모습을 컴퓨터(computer)를 통하여 시뮬레이션 해보면, 가장자리 영역에는 인장력 보강을 위한 보강 금속 패턴이 형성되긴 하지만, 직접 힘이 가해지는 스프라켓 홀 부분을 중심으로 그 형태가 많이 변형되는 것을 볼 수 있으며, 일부에서는 늘어난 모습까지도 볼 수 있다.

<40> 이와 같이, 일반적인 반도체 패키지용 필름들은 가장자리 영역에 보강 금속

패턴을 형성하여 스프라켓 홀 부근의 인장력을 보강하도록 하고 있으나, 그로 인한 인장력 보강 효과는 크지 않았으며, 또한 제조 과정에서 버려지는 베이스 필름만큼의 손실 발생과 더불어 반도체 패키징용 필름의 제조 수율 저하 등의 문제들을 발생시킬 수 있었다.

【발명이 이루고자 하는 기술적 과제】

<41> 따라서, 본 발명은 보강 금속 패턴을 사용하지 않으면서도 보다 나은 인장력 보강 효과를 나타낼 수 있고, 제조 과정에서의 베이스 필름에 대한 손실 문제를 해결할 수 있으며, 반도체 패키징용 필름의 제조 수율을 높일 수 있는 반도체 패키징용 필름 및 그 제조 방법의 제공을 그 목적으로 한다.

【발명의 구성 및 작용】

<42> 이러한 목적을 이루기 위하여, 본 발명은 회로 배선이 형성되는 주 영역 및 그 주 영역의 폭 방향 양측에 위치하며 다수의 제 1 스프라켓 홀들이 형성되는 가장자리 영역을 구비한 베이스 필름과, 베이스 필름의 가장자리 영역에 회로 배선과 상이한 물질로 형성된 보강 필름을 포함하는 것을 특징으로 하는 보강 필름을 구비한 반도체 패키징용 필름을 제공한다.

<43> 또한, (a)회로 배선이 형성될 주 영역 및 상기 주 영역의 폭 방향 양측에 위치하며 다수의 제 1 스프라켓 홀들이 형성될 가장자리 영역을 구비한 베이스 필름의 일면에 원 필름(raw film)을 부착하는 단계와, (b)원 필름이 부착된 베이스 필름의 가장자리 영역에 스프라켓 홀을 형성하는 단계와, (c)베이스 필름의 주 영역

상에 회로 배선을 형성하는 단계와, (d)주 영역과 가장자리 영역과의 경계를 따라 원 필름을 절단하는 단계 및 (e)원 필름 중 주 영역에 대응하는 부분을 제거하여 보강 필름을 형성하는 단계를 포함하는 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법을 제공한다.

<44> 여기서 상기 보강 필름은 PET, 리퀴드 크리스탈린 폴리머(liquid crystalline polymer; 이하 'LCP'라 함), 폴리 테트라 플루오르 에틸렌(poly tetra fluorine ethylene; 이하 'PTFE'라 함), 폴리프로필렌(polypropylene; 이하 'PP'라 함), 폴리에틸렌(polyethylene; 이하 'PE'라 함), 폴리아미드-66(polyamide-66; 이하 'PA-66'라 함), 폴리카보네이트(polycarbonate; 이하 'PC'라 함) 등과 같은 합성 수지 재질 중 어느 하나의 재질을 사용하여 형성되며, 그 두께는 20 ~ 80 μ m의 범위에서 형성되는 것을 특징으로 한다. 그리고, 제 1 스프라켓 홀들에 대응한 위치에는 제 2 스프라켓 홀들이 형성되며, 베이스 필름의 상면과 하면 중 적어도 어느 한 면의 가장자리 영역에 부착되는 것을 특징으로 한다.

<45> 아울러, 상기 (a)단계는 베이스 필름의 회로 배선이 형성될 면과 반대되는 면에 원 필름이 부착되는 단계인 것을 특징으로 한다.

<46> 본 발명에 사용되는 원 필름으로는 반도체 패키지용 필름의 제조 과정 중 베이스 필름에 대한 금속층 형성을 비롯한 각종 작업 시 베이스 필름을 지지해주는 등의 역할을 하기 위해 부착되는 보조 필름을 이용할 수 있으며, 이를 통해 더욱 효율적인 적용이 가능해진다.

- <47> 이하 도면을 참조하여 본 발명에 따른 보강 필름을 구비한 반도체 패키지의 필름 및 그 제조 방법에 대해 상세히 설명한다.
- <48> 도 4는 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지의 필름의 구조를 보여 주는 사시도이다.
- <49> 도 4에서 나타낸 바와 같이, 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지의 필름(20)은 반도체 소자의 실장에 사용될 주 영역(210) 및 그 주 영역(210)의 폭 방향 양측에 위치하며 다수의 제 1 스프라켓 홀(222)이 형성되는 가장자리 영역(220)을 구비한 베이스 필름(200)과, 베이스 필름(200)의 일면측 주 영역(210)에 형성된 회로 배선(254)과, 베이스 필름(200)의 타면측 가장자리 영역(220)에 부착되며 다수의 제 2 스프라켓 홀(232)이 형성된 보강 필름(243)을 포함하는 구조로 되어 있다.
- <50> 베이스 필름(200)은 그 재질로서 PI, LCP, 폴리에테르에테르케톤(polyetheretherketone; PEEK) 등과 같은 합성 수지 재질이 사용되고, 그 두께는 25 ~ 50 μ m의 범위에서 형성되며, 바람직하게는 38 μ m 두께로 형성된 PI 필름을 사용한다.
- <51> 회로 배선(254)은 알루미늄(aluminum; Al), 은(silver; Ag), 구리 등과 같이 전기 전도도가 높은 도체를 사용하여 약 6 ~ 18 μ m의 두께로 형성되며, 베이스 필름(200)의 주 영역(210)에 형성된 금속층에 대하여 식각과 패터닝 등의 과정을 수행함으로써 형성된다. 회로 배선(254)은 가격이 비교적 저렴하고 가공성이 좋은 구

리를 사용하여 8 μ m 정도의 두께로 형성하는 것이 바람직하다.

<52> 보강 필름(243)은 그 재질로서 PET, LCP, PTFE, PP, PE, PA-66, PC와 같은 합성 수지 재질이 사용되고, 그 두께는 20 ~ 80 μ m 범위에서 형성되며, 바람직하게는 50 μ m 두께로 형성된 PET 필름을 사용한다.

<53> 표 1은 보강 필름(243)으로 사용할 수 있는 합성 수지 계열의 필름 재료에 대한 특성을 나타낸 표이다.

【표 1】

	PI	LCP	PTFE	PP	PE	PET	PA-66	PC
고 내열성	◎	◎	○	△	△	△	△	△
저 비용	X	○	○	◎	◎	◎	◎	◎
◎ : 매우 좋음 ○ : 좋음 △ : 보통 X : 나쁨 ? : 모름								

<55> 표 1에 나타낸 바와 같이, 보강 필름(243)으로서는 PET 필름 이외에도 LCP, PTFE, PP, PE, PA-66, PC 등과 같은 다양한 합성 수지 재료로 형성된 필름을 이용할 수 있지만, 여러 면에 있어서 적절한 특징을 가지면서도 저렴한 비용 조건을 갖는 PET 필름을 사용하는 것이 본 발명에 있어 바람직하다.

<56> 이러한 보강 필름(243)은 5 ~ 15 μ m 정도의 두께로 형성된 아크릴(acryl)계 또는 에폭시(epoxy)계의 접착제를 통해 베이스 필름(200)에 부착되며, 베이스 필름(200)의 제 1 스프라켓 홀(222)들에 대응하는 위치에는 제 2 스프라켓 홀(232)들이 형성된다.

<57> 일반적으로 베이스 필름(200) 상에 형성된 회로 배선(254)의 표면에는 산화

방지 등을 위해 5 ~ 20 μ m 두께의 솔더 레지스트층이 형성된다.

<58> 이러한 구조를 갖는 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키
지용 필름은 생산성 및 작업 효율 등을 고려하여, 소정의 폭을 갖는 하나의 베이스
필름 상에 여러 조를 형성하는 방법으로 그 제조가 이루어진다.

<59> 도 5는 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의
제조 방법을 보여 주는 순서도이고, 도 6 내지 도 9는 본 발명의 일례에 따른 보강
필름을 구비한 반도체 패키지용 필름의 제조 방법에 포함된 각 단계들을 보여 주는
사시도이다.

<60> 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방
법은, 도 5에 나타낸 바와 같이, 여러 단계들을 포함하고 있으며, 그러한 각 단계
들 은 도 6 내지 도 9에 자세히 나타나 있다.

<61> 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지용 필름의 제조 방
법에서는, 먼저 도 6에서와 같이, 일면에 금속층(250)이 형성된 베이스 필름(205)
의 타면에 베이스 필름(205)의 지지 역할 등을 위한 원 필름(240) 부착 단계(40)가
수행된다. 여기서, 제조하고자 하는 반도체 패키지용 필름(25)은 그 1조의 폭
(A')이 35mm로서, 105mm의 폭(B')을 갖는 베이스 필름(205) 상에 3조가 가공되며,
원 필름(240)은 베이스 필름(205)과 동일 크기이다.

<62> 베이스 필름(205)에 원 필름(240)이 부착되고 나면, 도 7에서와 같이, 베이
스 필름(205)과 원 필름(240)에 대한 제 1 스포라켓 홀(223)들 및 제 2 스포라켓

홀(도면 미표시)들의 형성 단계(41)가 수행된다. 제 1 스프라켓 홀(223)들과 제 2 스프라켓 홀들은 가공될 각 조의 반도체 패키지용 필름(25)의 가장자리 영역(225)에 있어서, 베이스 필름(205)과 원 필름(240)에 대해 동시에 관통을 수행함으로써 형성되며, 그 중 베이스 필름(205)의 폭 방향 양측에 형성되는 반도체 패키지용 필름(25)들의 가장자리측 제 1 스프라켓 홀(223)들과 그에 대응하는 제 2 스프라켓 홀들은 공정용 스프라켓 홀로서 사용된다.

<63> 각 스프라켓 홀들이 형성되고 나면, 도 8에서와 같이, 베이스 필름(205)의 일면에 형성되어 있는 금속층(250)에 회로 배선(255)이 형성된다. 이 때, 필요에 따라서는 반도체 소자의 실장에 사용될 소자 홀(214) 등이 형성되는 단계(42)를 추가로 수행할 수 있다. 회로 배선(255)은 베이스 필름(205)의 일면에 형성되어 있는 금속층(250)에 대해 포토 레지스트와 같은 감광용제의 도포, 현상 및 식각 등의 과정을 수행함으로써 이루어진다. 이 때, 상기 소자 홀(214) 등이 형성되는 단계는 생략하는 것이 가능하다.

<64> 이러한 선행 단계들을 통해 반도체 패키지용 필름(25)의 구조가 형성되면, 베이스 필름(205)의 타면에 부착된 원 필름(240)을 절단하는 단계(43)가 수행된다. 원 필름(240)에 대한 절단은 베이스 필름에 형성된 각 반도체 패키지용 필름(25)들의 주 영역(215)과 가장자리 영역(225)과의 경계를 따라 이루어진다.

<65> 상기한 회로 배선(255)의 형성 단계와 상기 베이스 필름(205)의 타면에 부착된 원 필름(240)을 절단하는 단계는 서로 순서를 바꾸어 수행될 수도 있다.

<66> 원 필름(240)의 절단이 완료되면, 도 9에서와 같이, 각 반도체 패키지의 필름(25)의 주 영역(215)에 대응하는 원 필름(240)에서의 제거 영역(246)을 분리 제거함으로써, 각 반도체 패키지의 필름(25)의 가장자리 영역(225)에 보강 필름(245)이 형성되는 단계(44)가 수행된다.

<67> 이와 같이, 본 발명의 일례에 따른 반도체 패키지의 필름(25)은 그 가장자리 영역(225)에 보강 금속 패턴을 형성하는 대신 합성 수지 계열의 보강 필름(245)을 부착하기 때문에, 회로 배선(255)의 형성에 필요한 금속층(250)을 주 영역(215)에만 형성하며, 금속층(250)의 형성을 위해 필요한 포토 레지스트층도 주 영역(215)에만 형성한다. 따라서, 제 1 스프라켓 홀(223)들을 통해 액상의 포토 레지스트가 흘러내리는 문제를 고려하지 않아도 되므로, 각 조의 반도체 패키지의 필름(25)들은 밀착하여 구성하되 양측 가장자리 부분에 배치된 반도체 패키지의 필름(25)들의 제 1 스프라켓 홀(223)을 공정용 스프라켓 홀로 이용하여 반도체 패키지의 필름(25)을 가공할 수 있게 된다. 이는 1조만을 가공하더라도 실제 제조하고자 하는 반도체 패키지의 필름과 동일한 폭의 베이스 필름을 사용할 수 있도록 하므로, 제조 공정에 있어서 베이스 필름의 낭비를 방지하는 효과를 얻을 수 있다.

<68> 이러한 각 단계들이 완료되면, 각 조의 반도체 패키지의 필름들은 각각의 경계를 따라 절단되어 개개의 반도체 패키지의 필름으로 분리되며, 분리된 반도체 패키지의 필름들은 그렇게 보강 필름이 부착된 상태에서 반도체 패키지 제조 공정으로 공급된다.

<69> 도 10은 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지의 필름에

대해 힘을 가했을 때의 시뮬레이션 결과를 보여 주는 도이다.

<70> 도 10에서 나타낸 바와 같이, 본 발명의 일례에 따른 보강 필름을 구비한 반도체 패키지의 필름에 대해 힘이 가해졌을 때의 모습을 컴퓨터를 통하여 시뮬레이션 해보면, 가장자리 영역에 보강 필름을 부착시켰을 경우 제 1 스포라켓 홀로 가해진 힘에 의한 변형이 적게 나타난 모습을 볼 수 있으며, 종래의 시뮬레이션 결과에 비해 전체적인 모양에는 큰 변형이 나타나지 않았음을 알 수 있다.

<71> 이처럼, 가장자리 영역에 부착 구성된 보강 필름은 힘이 가해지는 제 1 스포라켓 홀 근처의 인장력을 효과적으로 보강함으로써, 찢어짐과 같은 필름의 손상을 방지할 수 있다.

<72> 본 발명은 앞서 제시된 실시예의 구성에만 한정되는 것은 아니며, 그 이외에도 다수의 구성 예가 존재할 수 있다.

【발명의 효과】

<73> 이와 같이, 본 발명에 따른 보강 필름을 구비한 반도체 패키지의 필름의 구조에 의하면, 가장자리 영역에 대해 종래의 보강 금속 패턴 대신 합성 수지 계열의 보강 필름을 부착하도록 구성함으로써, 인장력 보강 효과를 더욱 향상시킬 수 있을 뿐만 아니라, 필름 제조 과정에서 버려지는 베이스 필름의 손실을 방지하고 나아가 반도체 패키지의 필름의 제조 수율을 향상시킬 수 있는 등의 효과를 얻을 수 있다.

【청구의 범위】

【청구항 1】

회로 배선이 형성되는 주 영역(main area) 및 상기 주 영역의 폭 방향 양측에 위치하며 다수의 제 1 스프라켓 홀(the 1st sprocket hole)들이 형성되는 가장자리 영역(marginal area)을 구비한 베이스 필름(base film); 및

상기 베이스 필름의 가장자리 영역에 상기 회로 배선과 상이한 물질로 형성된 보강 필름(reinforcement film);을

포함하는 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지(semiconductor package)용 필름.

【청구항 2】

제 1 항에 있어서, 상기 보강 필름은 상기 베이스 필름의 상면과 하면 중 적어도 어느 한 면의 가장자리 영역에 부착된 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름.

【청구항 3】

제 2 항에 있어서, 상기 회로 배선은 상기 베이스 필름 상면의 주 영역에 형성되고, 상기 보강 필름은 상기 베이스 필름 하면의 가장자리 영역에 부착된 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름.

【청구항 4】

제 1 항에 있어서, 상기 보강 필름은 합성 수지 재질인 것을 특징으로 하는

보강 필름을 구비한 반도체 패키지용 필름.

【청구항 5】

제 4 항에 있어서, 상기 보강 필름은 폴리에틸렌 테레프탈레이트 (polyethylene terephthalate), 리퀴드 크리스탈린 폴리머(liquid crystalline polymer), 폴리 테트라 플루오르 에틸렌(poly tetra fluorine ethylene), 폴리프로 필렌(polypropylene), 폴리에틸렌(polyethylene), 폴리아미드-66(polyamide-66), 폴리카보네이트(polycarbonate) 중 어느 하나의 재질인 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름.

【청구항 6】

제 5 항에 있어서, 상기 보강 필름은 20 ~ 80 μ m의 두께로 형성된 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름.

【청구항 7】

제 1 항에 있어서, 상기 보강 필름에는 상기 제 1 스프라켓 홀들에 대응한 제 2 스프라켓 홀(the 2nd sprocket hole)들이 형성된 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름.

【청구항 8】

제 5 항에 있어서, 상기 주 영역에는 소자 홀(device hole)이 형성된 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름.

【청구항 9】

(a)회로 배선이 형성될 주 영역 및 상기 주 영역의 폭 방향 양측에 위치하며 다수의 제 1 스프라켓 홀들이 형성될 가장자리 영역을 구비한 베이스 필름의 일면에 원 필름(raw film)을 부착하는 단계;

(b)상기 원 필름이 부착된 상기 베이스 필름의 가장자리 영역에 스프라켓 홀을 형성하는 단계;

(c)상기 베이스 필름의 주 영역 상에 회로 배선을 형성하는 단계;

(d)상기 주 영역과 상기 가장자리 영역과의 경계를 따라 상기 원 필름을 절단하는 단계; 및

(e)상기 원 필름 중 상기 주 영역에 대응하는 부분을 제거하여 보강 필름을 형성하는 단계;를

포함하는 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법.

【청구항 10】

제 9 항에 있어서, 상기 (a)단계는 상기 베이스 필름의 상기 회로 배선이 형성될 면과 반대되는 면에 상기 원 필름이 부착되는 단계;인

것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법.

【청구항 11】

제 9 항에 있어서, 상기 원 필름은 합성 수지 재질인 것을 특징으로 하는 보

강 필름을 구비한 반도체 패키지용 필름의 제조 방법.

【청구항 12】

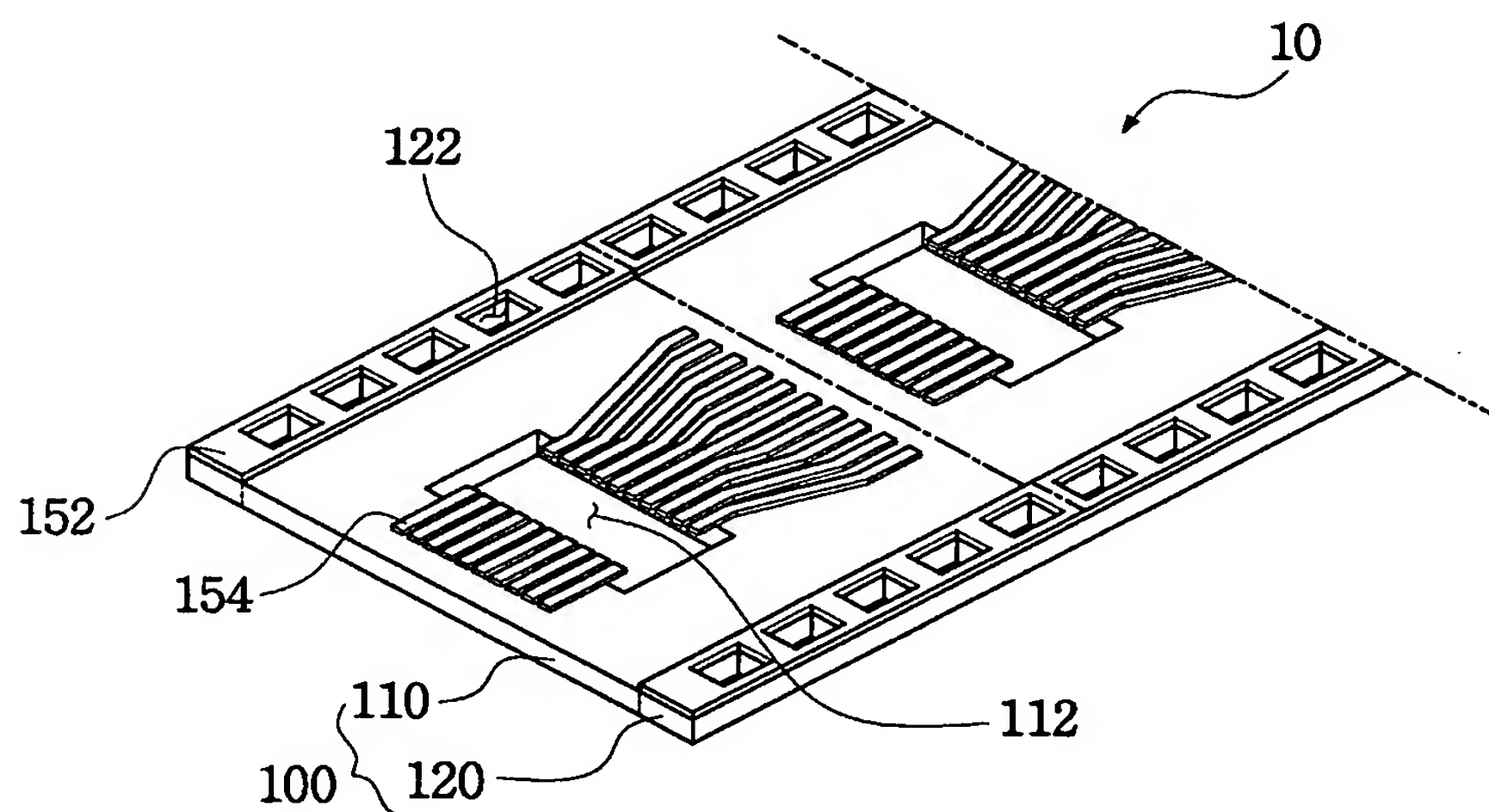
제 11 항에 있어서, 상기 원 필름은 폴리에틸렌 테레프탈레이트, 리퀴드 크리스탈린 폴리머, 폴리 테트라 플루오르 에틸렌, 폴리프로필렌, 폴리에틸렌, 폴리 아미드-66, 폴리카보네이트 중 어느 하나의 재질인 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법.

【청구항 13】

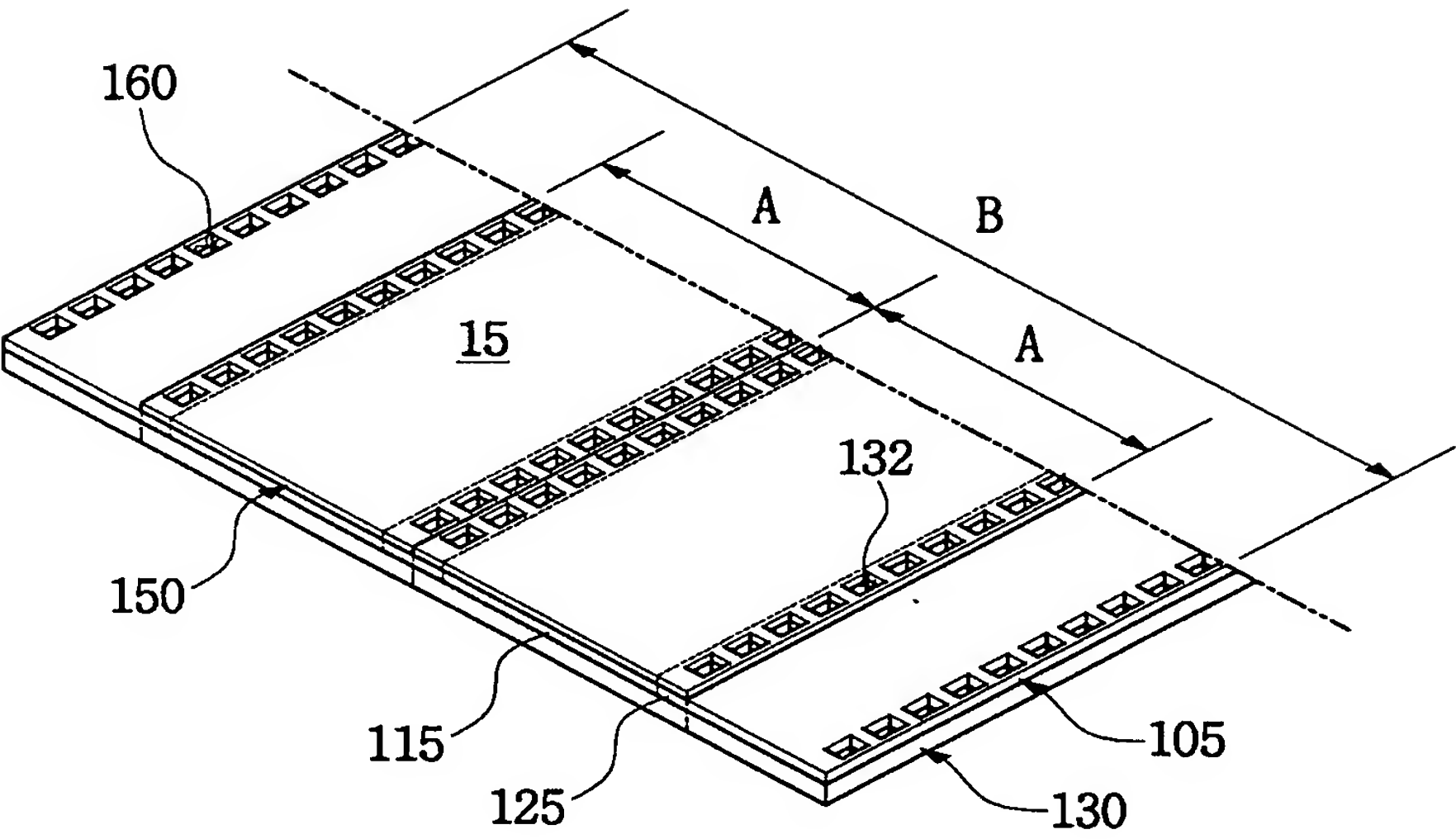
제 9 항에 있어서, 상기 원 필름은 20 ~ 80 μ m의 두께로 형성된 것을 특징으로 하는 보강 필름을 구비한 반도체 패키지용 필름의 제조 방법.

【도면】

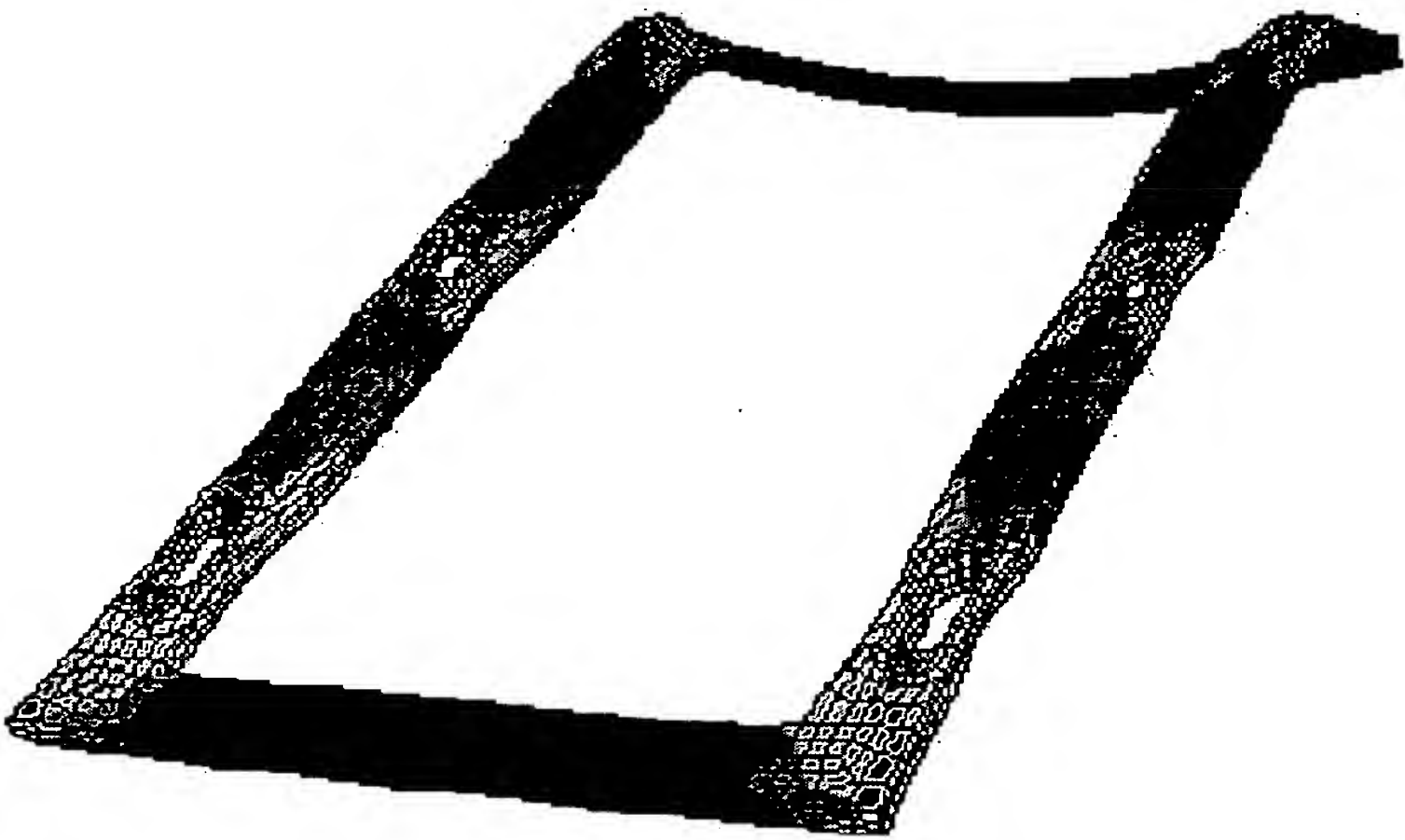
【도 1】



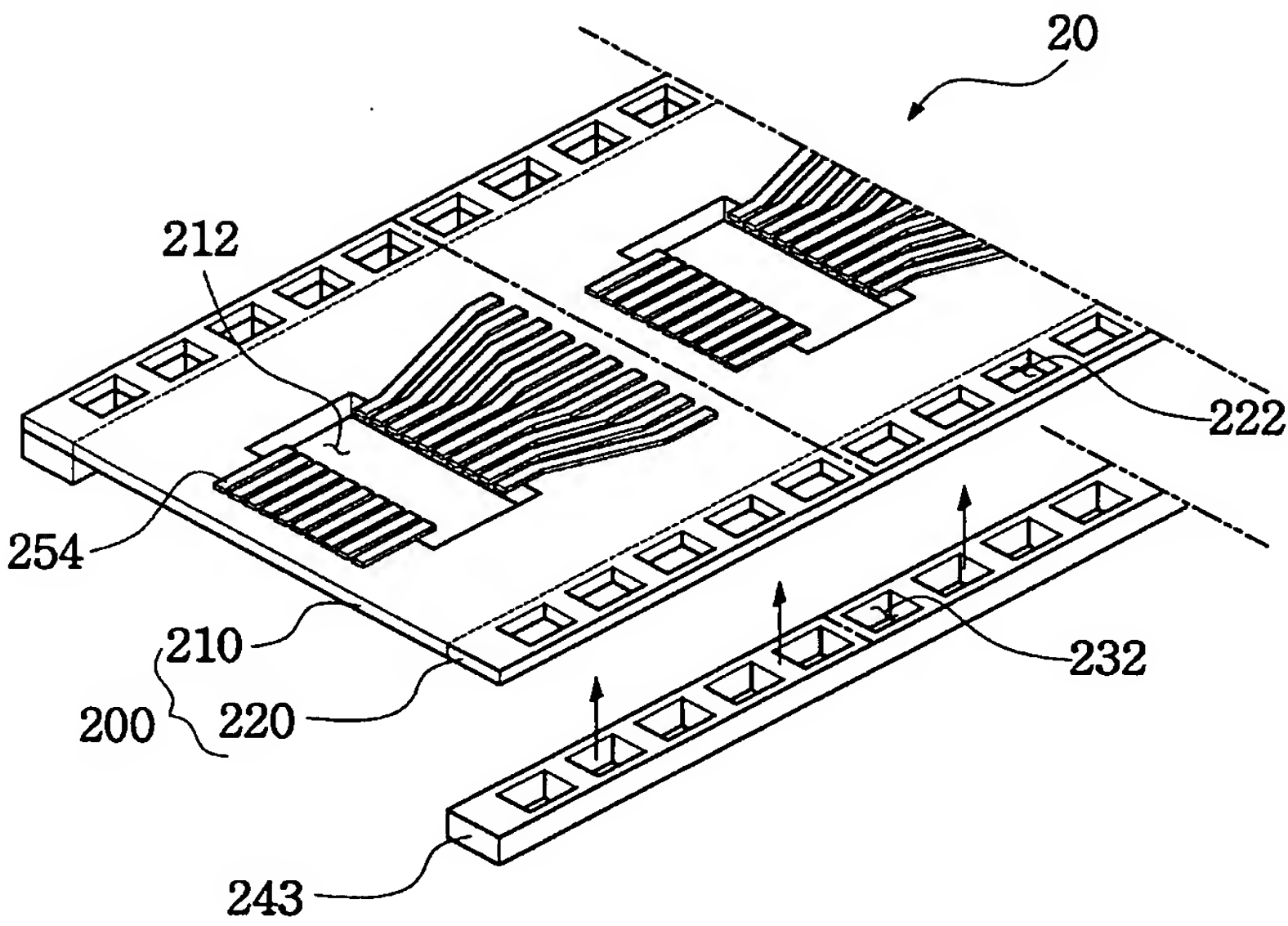
【도 2】



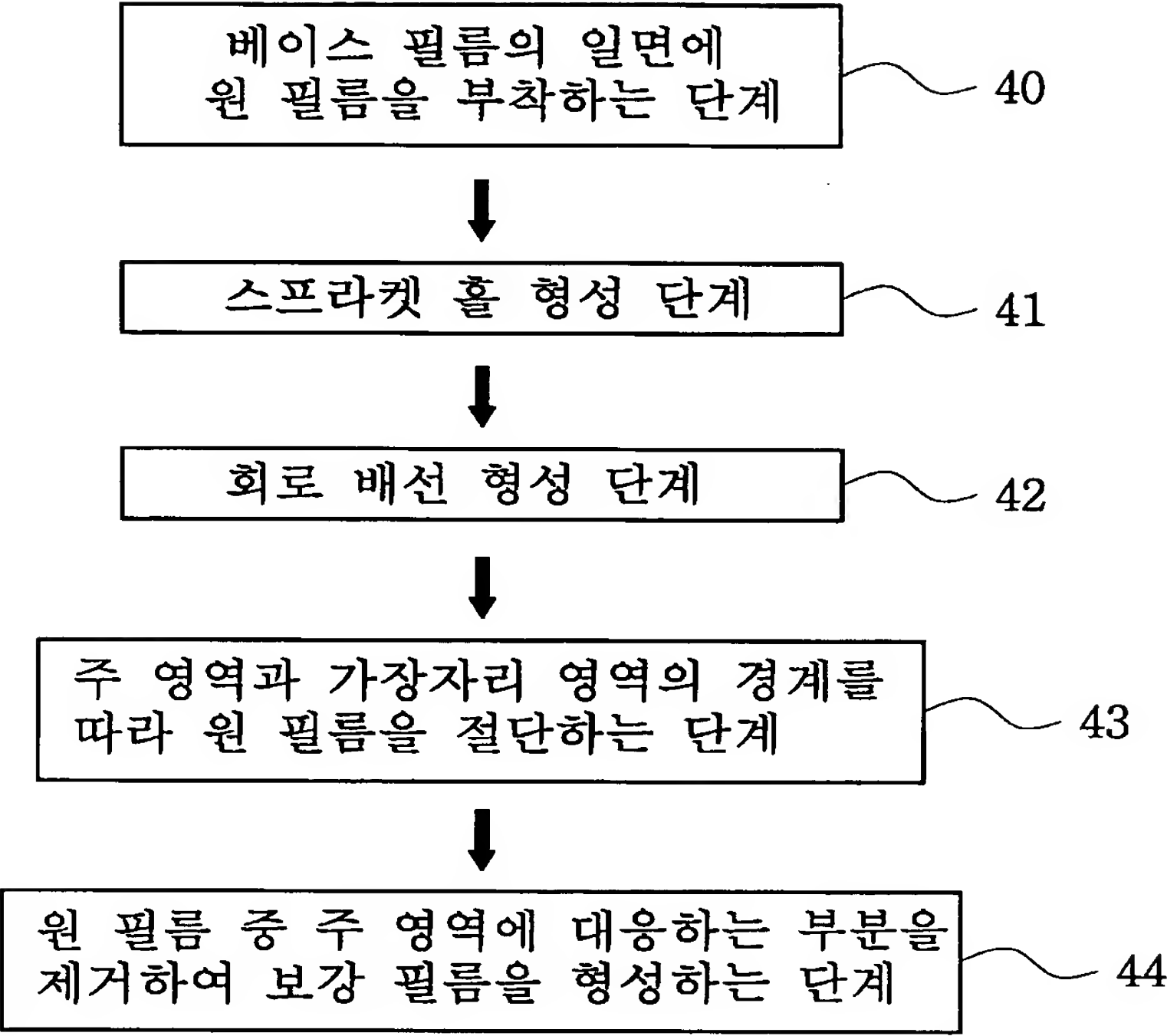
【도 3】



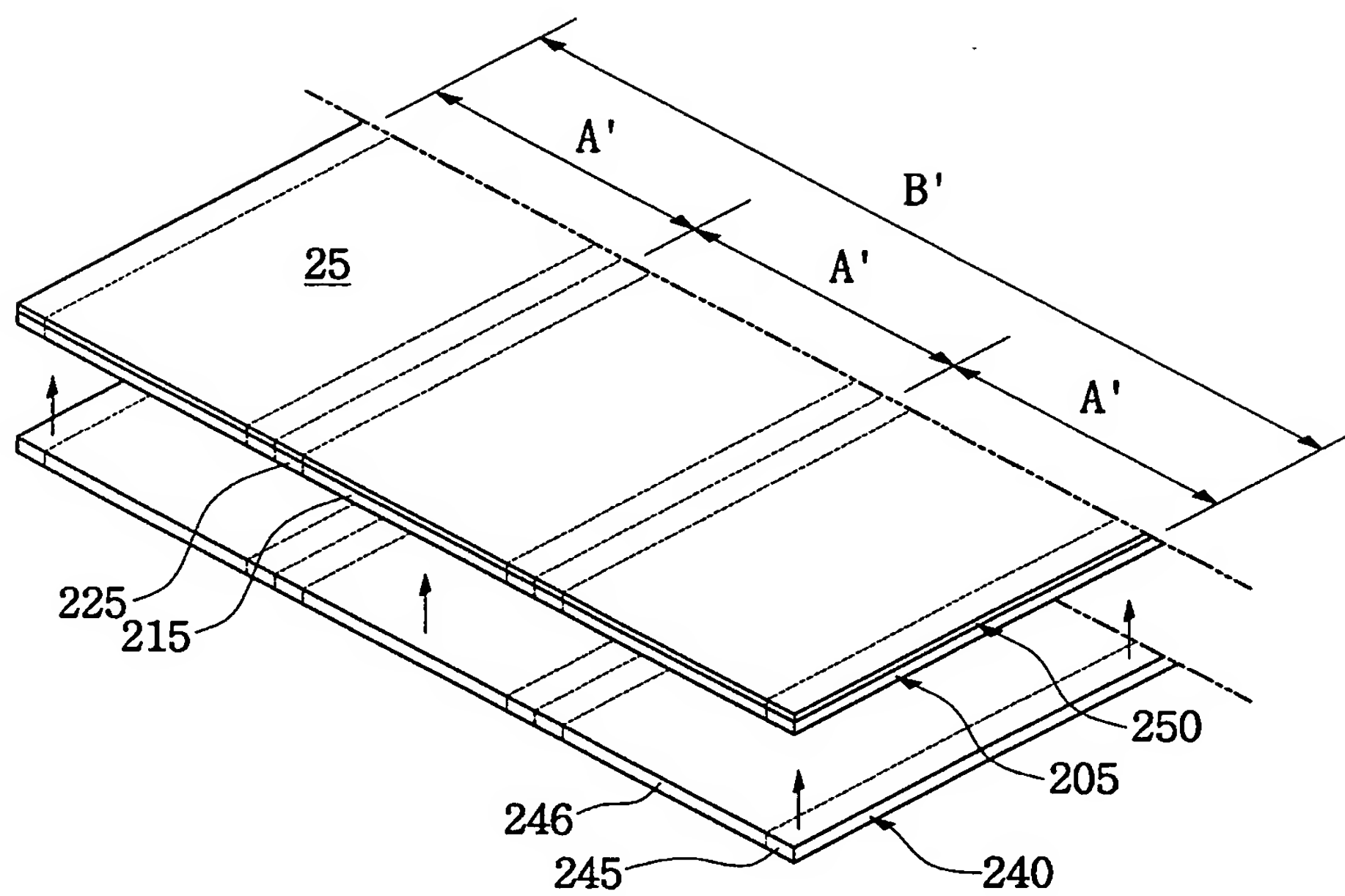
【도 4】



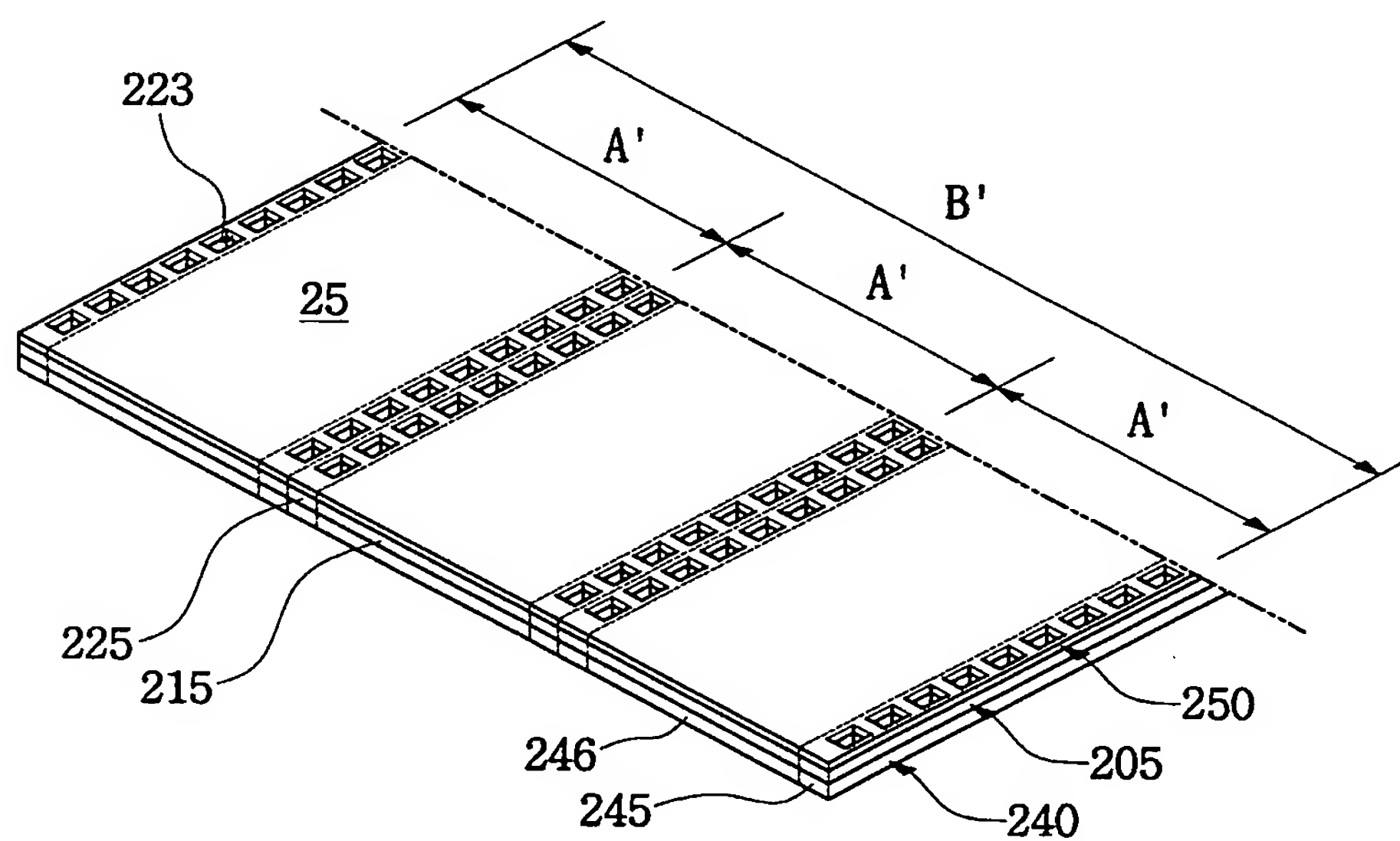
【도 5】



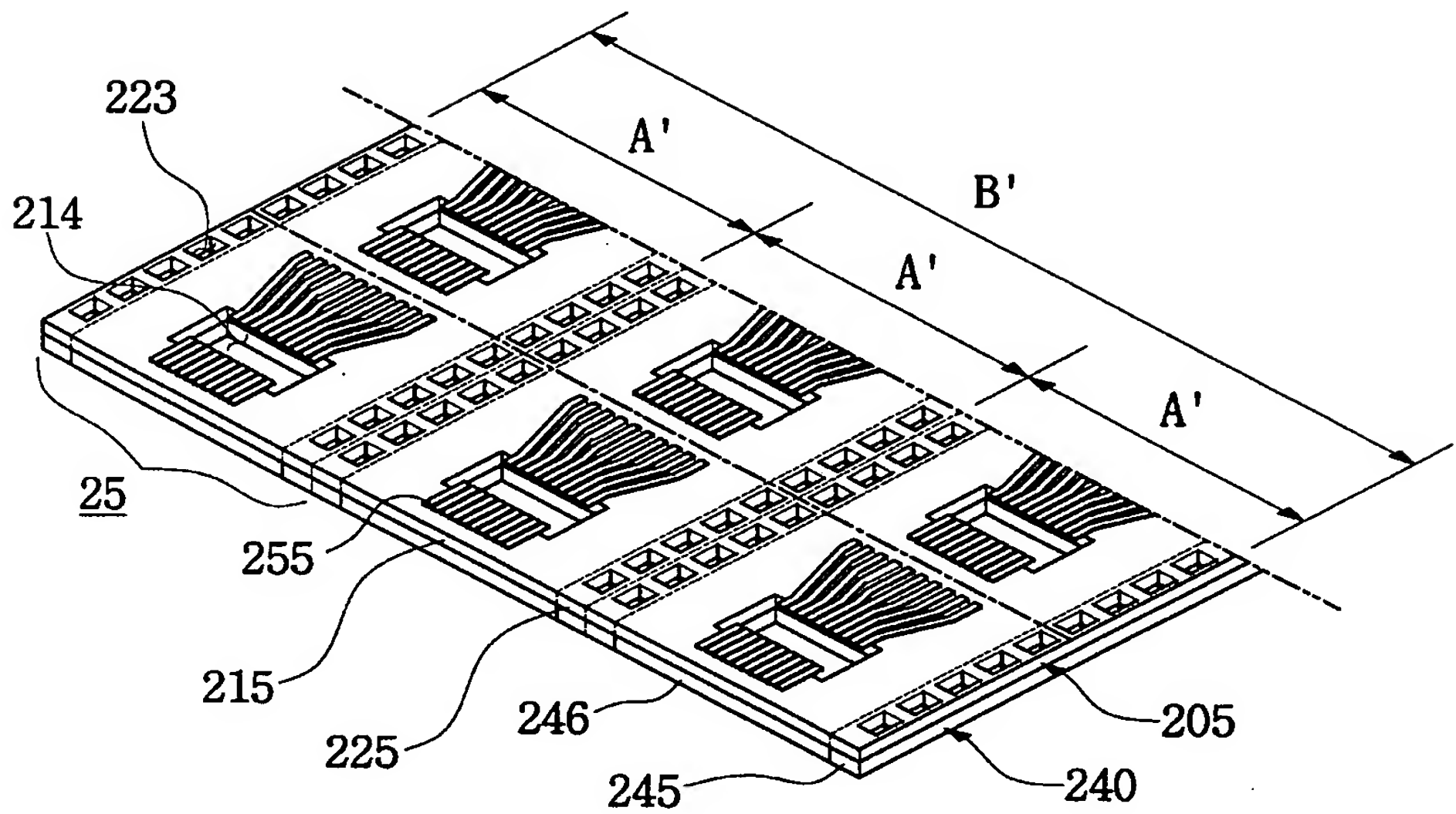
【도 6】



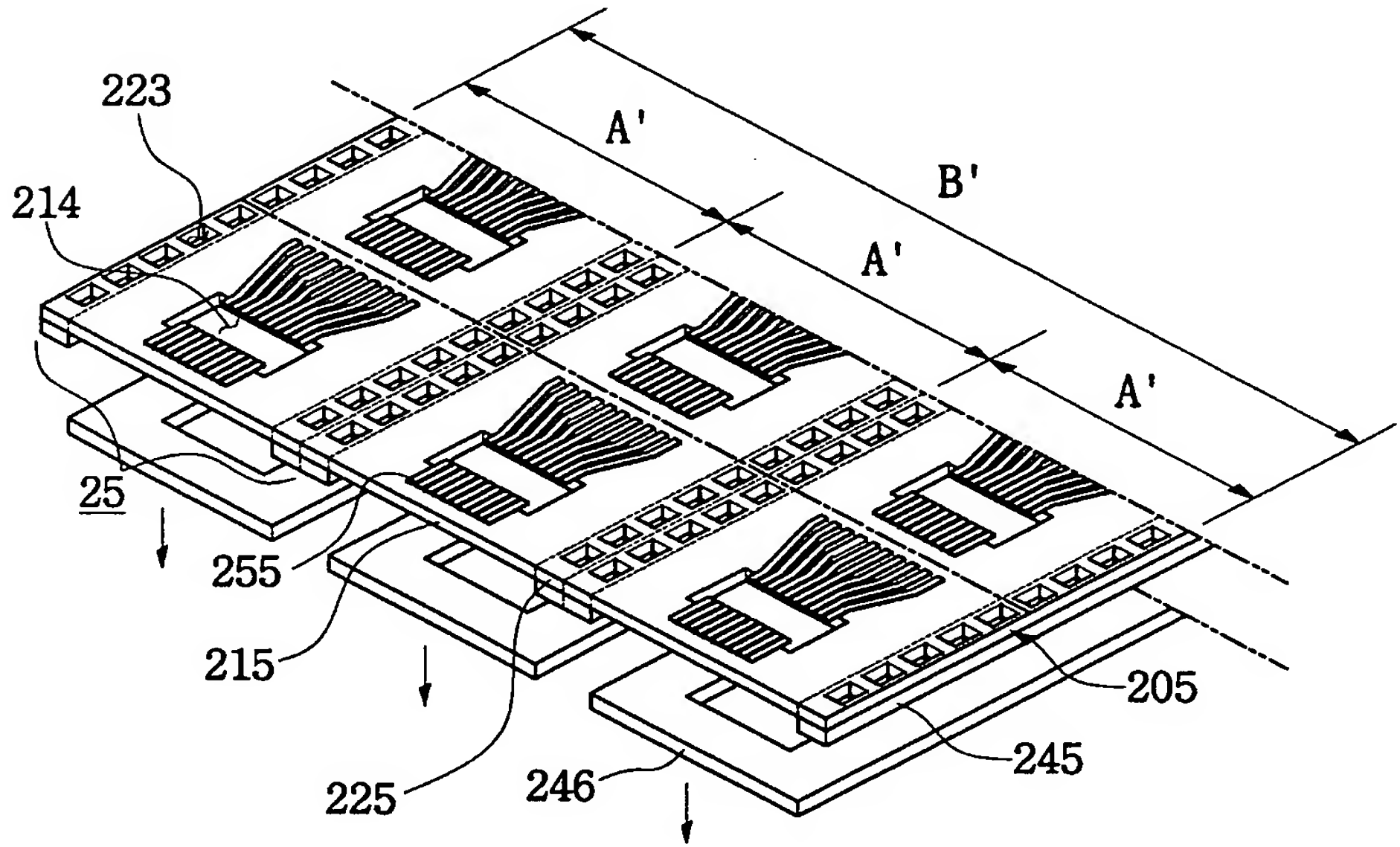
【도 7】



【도 8】



【도 9】



【도 10】

